

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2005年3月3日 (03.03.2005)

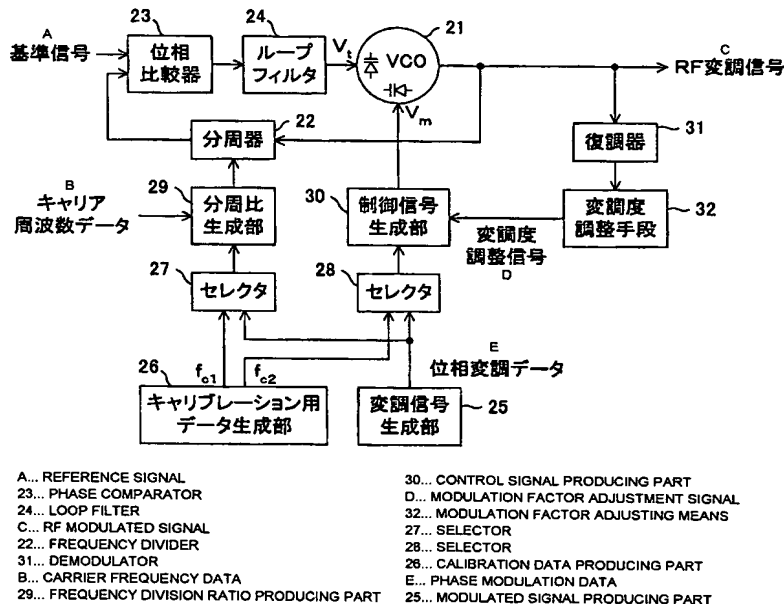
PCT

(10) 国際公開番号  
WO 2005/020428 A1

- (51) 国際特許分類: H03C 3/00, H03L 7/18 (74) 代理人: 小栗 昌平, 外(OGURI, Shohei et al.); 〒1076013 東京都港区赤坂一丁目12番32号アーク森ビル13階 栄光特許事務所 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2004/010679
- (22) 国際出願日: 2004年7月21日 (21.07.2004) (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2003-298857 2003年8月22日 (22.08.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真1006番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 平野 俊介 (HIRANO, Shunsuke). 越智 健敏 (OCHI, Taketoshi).
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, [続葉有]

(54) Title: BROADBAND MODULATION PLL, AND MODULATION FACTOR ADJUSTING METHOD THEREFOR

(54) 発明の名称: 広帯域変調PLLおよびその変調度調整方法



(57) Abstract: A broadband modulation PLL having an excellent modulation accuracy is provided at a low cost. A PLL part includes a VCO (21), a frequency divider (22), a phase comparator (23) and a loop filter (24). A frequency division ratio producing part (29) is used to adjust the frequency division ratio of the frequency divider (22), while a control signal producing part (30) is used to adjust the controlled voltage of the VCO (21). The VCO (21) has two control terminals, one of which receives a control signal from the control signal producing part (30). During a modulation factor adjustment, a calibration data ( $f_{c1}$ ) is inputted to the frequency division ratio producing part (29), while a calibration data ( $f_{c2}$ ) is inputted to the control signal producing

[続葉有]



BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, — 補正書  
TD, TG).

添付公開書類:  
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

part (30). A demodulator (31) demodulates an output signal from the VCO (21) when those respective calibration data are inputted. A modulation factor adjusting means (32) outputs, based on the modulated signal, a modulation factor adjustment signal to the control signal producing part (30).

(57) 要約: 本発明の課題は、良好な変調精度を有する広帯域変調PLLを、低コストで提供することである。VCO (21) と、分周器 (22) と、位相比較器 (23) と、ループフィルタ (24) とを有するPLL部に対して、分周比生成部 (29) によって分周器 (22) の分周比を、制御信号生成部 (30) によってVCO (21) の制御電圧を制御して変調を行う。VCO (21) は2つの制御端子を有し、制御信号生成部 (30) は、一方の制御端子に制御信号を入力する。変調度調整時には、分周比生成部 (29) にキャリブレーション用データ  $f_{c1}$  が、制御信号生成部 (30) にキャリブレーション用データ  $f_{c2}$  が入力される。復調器 (31) は、それぞれのキャリブレーション用データが入力された場合のVCO (21) の出力信号を復調し、変調度調整手段 (32) は、復調信号に基づいて、制御信号生成部 (30) に対して変調度調整信号を出力する。